

S17 1 PN="55-068879"
?t 17/5/1

17/5/1
DIALOG(R)File 347:JAPIO
(c) 2002 JPO & JAPIO. All rts. reserv.

00581279 **Image available**
CHOPPER DEVICE

PUB. NO.: 55-068879 [JP 55068879 A]
PUBLISHED: May 23, 1980 (19800523)
INVENTOR(s): MIYASHITA KUNIO
SUGIURA YASUYUKI
ENDO TSUNEHIO
APPLICANT(s): HITACHI LTD [000510] (A Japanese Company or Corporation), JP
(Japan)
APPL. NO.: 53-140423 [JP 78140423]
FILED: November 16, 1978 (19781116)
INTL CLASS: [3] H02M-003/155; H02P-005/16
JAPIO CLASS: 43.2 (ELECTRIC POWER -- Transformation); 42.2 (ELECTRONICS --
Solid State Components); 43.1 (ELECTRIC POWER -- Generation)
JOURNAL: Section: E, Section No. 21, Vol. 04, No. 112, Pg. 56, August
12, 1980 (19800812)

ABSTRACT

PURPOSE: To remove the component which pulsates at a frequency 2 times a power-supply frequency in a chopper output voltage by making a chopping frequency $2n$ (n is an integer) times the power-supply frequency.

CONSTITUTION: A voltage from a constant frequency ac power supply 1 is rectified by a rectifier 2, smoothed by a capacitor C, and chopped by a chopper 4, whose conduction is controlled by a conduction control circuit 8 depending on the result of the comparison of the signal from a speed sensor 7 and a speed setter 9. The chopped current drives a motor 5. A phase-fixing oscillator 11 comprising an oscillator 12 which oscillates at a frequency $2n$ (n is an integer) times a power-supply frequency and a frequency divider which divides the frequency of the oscillator 12 into $1/2n$ is provided. The voltage phase of the power supply 1 is sensed by a sensor 14. The output waveform is shaped by a circuit 15 and input to the oscillator 11. The chopper 4 is synchronized with the power supply voltage and performs chopping operation at a frequency $2n$ times the power supply frequency.

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭55—68879

⑪ Int. Cl.³

識別記号

庁内整理番号

⑬ 公開 昭和55年(1980)5月23日

H 02 M 3/155

6957—5H

H 02 P 5/16

1 0 2

7189—5H

発明の数 1
審査請求 未請求

(全 5 頁)

⑭ チョツパ装置

⑯ 特 願 昭53—140423

⑰ 出 願 昭53(1978)11月16日

⑱ 発 明 者 宮下邦夫

日立市幸町3丁目1番1号株式
会社日立製作所日立研究所内

⑲ 発 明 者 杉浦康之

日立市幸町3丁目1番1号株式

会社日立製作所日立研究所内

⑳ 発 明 者 遠藤常博

日立市幸町3丁目1番1号株式

会社日立製作所日立研究所内

㉑ 出 願 人 株式会社日立製作所

東京都千代田区丸の内1丁目5
番1号

㉒ 代 理 人 弁理士 武頭次郎

2

明 細 書

発 明 の 名 称 チョツパ装置

特許請求の範囲

1. 一定周波の交流電源と、この交流電源の交流電圧を直流電圧に変換するコンバータ部と、このコンバータ部の直流出力電圧をチョツピングするチョツパ回路とを備えたチョツパ装置において、前記チョツパ回路のチョツピング周波数を前記交流電源の周波数の $2n$ (ただし、 n は整数)倍としたことを特徴とするチョツパ装置。

2. 特許請求の範囲第1項において、前記チョツピング周波数の $1/2n$ 毎の位相を前記交流電源の周波数と同期させる手段を設けたことを特徴とするチョツパ装置。

発明の詳細な説明

本発明はチョツパ装置に係り、特に直流電動機を負荷する場合に好適なチョツパ装置に関する。

まず、直流電動機を負荷とする従来のチョツパ装置を第1図について説明する。

第1図において、1は定周波交流の電源、2は

交流電圧を直流電圧に変換する整流器、3は直流電圧を平滑する平滑コンデンサ、4は直流電圧をチョツピングするトランジスタ等からなるチョツパ回路、5は負荷である直流電動機、6は直流電動機5と並列に挿入されている逆流ダイオード、7は直流電動機5の回転数を検出する速度検出器、8はチョツパ回路4の通電巾を制御するパルス巾回路、9は速度を設定する速度設定回路、10は速度検出器7と速度設定回路9の信号を比較する比較器で、この比較器7の出力によりパルス巾回路8の通電角を制御するようになっている。したがって、速度設定回路9の指令に応じた回転数に直流電動機5を速度制御することができる。

このチョツパ装置における直流電圧 E_d をチョツパ回路4によりチョツピングしたあとの電圧 E_c の波形を第2図に示す。この図において、斜線部がチョツパ出力電圧 E_c を示し、点線部が電圧 E_d を示している。

この図から判るように、チョツピングすることによつて得られる電圧 E_c は期間 T_a 、 T_b により

その波形が異なっている。このことにより、各期間 T_a , T_b における斜線部の面積を積算した実効電圧はそれぞれ異なることになる。これはチョップ回路 4 のチョッピングのタイミングが電源 1 の周波数と無関係になつてゐるからである。

そして、この電圧 E_c によつて直流電動機 5 を駆進すると、交流電圧の半周期毎に異なる電圧が印加されることになり、直流電動機 5 の回転数脈動を生ずることになる。この回転数脈動により直流電動機負荷の回転数変化が生じ、好ましくない。特に、直流電動機を高度の精度を必要とする工作機に適用する場合等には問題となる。

本発明の目的は、チョップ出力電圧 E_c における電源周波数の 2 倍で脈動する成分を除き、負荷として例えば直流電動機を用いた場合、その回転数脈動を小さく抑えることのできるチョップ装置を提供するにある。

この目的を達成するため、本発明は、チョップ出力電圧 E_c の脈動原因が電源周波数とチョッピング周波数の同期外れにあることに着目し、チ

ッピング周波数を電源周波数の $2n$ (n は整数) 倍としたことを特徴とする。

以下、本発明の一実施例を第 3 図について詳細に説明する。

第 3 図において、1~10 は第 1 図の同一符号と同一物又は均等物を示し、12 は電源周波数の $2n$ 倍で発振する発振器、13 は発振器 12 の周波数を $1/2n$ に分周する分周回路で、この発振器 12 と分周回路 13 により位相固定発振器 11 が構成されている。また、14 は電源周波数の電圧位相を検出する電圧位相検出器、15 は電圧位相検出器 14 からの信号を波形整形する波形整形回路である。

この回路構成によれば、電源電圧に同期し、かつ電源周波数の $2n$ 倍の周波数にてチョップ回路 4 がチョッピング動作することになる。

第 4 図に本実施例によるチョップ装置の出力電圧 E_c の波形を示す。この例ではチョッピング周波数が電源周波数の 10 倍の場合を示している。この図に見られるように、各期間 T_a , T_b にお

る出力電圧 E_c (斜線部) の波形は同一形状となる。そのため、従来現われていた周波数の半周期毎の電圧脈動は生じなくなり、負荷である直流電動機 5 の回転数変動も小となる。

第 5 図は第 3 図のブロック図をより具体化した電気回路図、第 6 図はその動作説明用波形図である。

第 5 図において、第 3 図と同一符号は同一物又は均等物を示す。また、 $R_1 \sim R_{22}$ は抵抗、 $C_1 \sim C_7$ はコンデンサ、 $D_1 \sim D_{11}$ はダイオード、 $T_1 \sim T_3$ はトランジスタ、 $A_1 \sim A_8$ はリニアアンプ、 $B_1 \sim B_3$ は IC、 Tr はトランスをそれぞれ示す。

交流電源 1 の交流電圧は、ダイオード $D_1 \sim D_4$ からなる整流器 2 により直流電圧に変換され、この直流電圧は抵抗 R_1 , R_2 およびコンデンサ C_1 よりなる平滑回路で平滑されて、直流電動機 5 に印加される。直流電動機 5 には並列に逆流ダイオード D_5 が接続されている。トランジスタ T_1 は直流電動機 5 と直列に挿入されており、チョッピング動作を行なう。速度発電機からなる速度検出器

7 の出力はダイオード $D_6 \sim D_9$ により整流され、抵抗 R_4 , R_5 およびコンデンサ C_2 , C_3 からなるフィルタ回路で直流電圧となり、抵抗 R_6 を介してリニアアンプ A_1 に入力する。速度の設定は 3 端子抵抗 R_8 により行い、抵抗 R_7 を介してリニアアンプ A_1 の入力となる。リニアアンプ A_1 と並列に抵抗 R_9 とコンデンサ C_4 が接続されて、この時定数を設定している。

交流電源 1 と並列にトランス Tr が接続されており、その 2 次側電圧は抵抗 R_{10} 、コンデンサ C_7 とダイオード D_{11} からなる整流回路で半波整流され、抵抗 R_{21} とトランジスタ T_2 およびリニアアンプ A_2 で波形整形される。この様子を第 6 図に示す。a は電源電圧波形、b は半波整流されパルス状に整形されたリニアアンプ A_2 の出力波形である。このリニアアンプ A_2 の出力は位相比較器として動作する IC B_1 の入力となる。IC B_3 は発振器として動作し、その発振周波数はコンデンサ C_6 、抵抗 R_{20} , R_{22} で電源周波数の $2n$ 倍となるように設定される。IC B_3 の出力 c は $1/2n$ の分周

回路として動作する ICB_2 の入力となり、波形 d で示すように $1/2n$ に分周されて、 ICB_1 の他方の入力となる。この結果、 ICB_2 の出力 c は第6図に示すように電源周波数の $2n$ 倍となりかつ位相が波形 a と同期した波形となる。

抵抗 R_{17} , R_{16} , R_{15} , R_{14} 、コンデンサ C_5 とリニアアンプ A_3 とで積分器が形成されており、波形 c は第6図 e に示すような鋸歯状波となる。この鋸歯状波 e と速度検出器7からの信号 e_0 をリニアアンプ A_4 で突き合わせ、リニアアンプ A_5 で増巾すると、波形 f が得られる。これをダイオード D_{10} 、抵抗 R_{10} , R_{11} , R_{12} およびトランジスタ T_2 からなる整形回路で整形すると、波形 g を得ることができ、この信号 g がトランジスタ T_1 のベースに加わる。なお、抵抗 R_2 はトランジスタ T_1 のスイッチング損失を低減するものである。

この回路により、トランジスタ T_1 に流れる電流は第6図に示す波形 I_c のようになり、また直流電動機5の電流は、第6図に示す波形 I_a のようになる。この図から判るように、各期間 T_a , T_b

ンジスタ等からなるチョツパ回路4でチョツピングし、直流電動機5の電圧を制御する。すなわち、速度検出器7と速度設定回路9の信号を比較器10で比較し、この比較器10の出力によりパルス巾回路8の通電角を制御する。

また、第8図は第7図のブロック図をより具体化した電気回路図であり、図中、第5図と同一符号は同一物又は均等物を示す。

第5図と異なる点は、発振器として動作する ICB_2 の発振周波数が抵抗 R_{22} の分圧により決定され、電源周波数の $2n$ 倍に設定されていることである。この際、電源周波数に対して $2n$ 倍の値が大きければ、電源周波数と $2n$ 倍のチョツピング周波数が非同期で、ビートが生じても、直流電動機5の回転数にハンチングが生じることはない。

以上説明したように、本発明によれば、チョツパ装置において、チョツピング周波数を電源周波数の $2n$ (n は整数) 倍にしたので、そのチョツパ出力電圧における電源周波数の2倍で脈動する成分を除くことができ、負荷として例えば直流電

に流れる電動機5の電流 I_a は全く同じ波形となり、このことにより直流電動機5の回転数脈動を極めて小さいものとすることができる。また、交流電源1に流れる電流も各期間 T_a , T_b で等しくなり、電源自身の電圧脈動も小さくすることができる。

前記実施例では、 $2n$ の値が小さく、電源が脈動電源であるため、電源周波数とチョツピング周波数を同期させているが、 $2n$ の値が大きい場合には、必ずしも電源周波数とチョツピング周波数との同期をとる必要はない。

第7図はこのような非同期の場合の実施例を示すブロック図であり、図中、第3図と同一符号は同一物又は均等物を示す。

交流電源1の電圧を整流器2で全波整流し、平滑コンデンサ3で平滑にした波形は、第2図の点線に示すように、脈動直流波形となる。発振器12はこの電源周波数に対して $2n$ (n は整数) 倍の周波数で発振し、チョツパパルス巾を制御するパルス巾回路8を介して、前記脈動直流波形をトラ

ックを用いた場合、その回転数脈動を小さく抑えることができる。

図面の簡単な説明

第1図は従来のチョツパ装置のブロック図、第2図はそのチョツパ出力電圧の波形図、第3図は本発明の一実施例に係るチョツパ装置のブロック図、第4図はそのチョツパ出力電圧の波形図、第5図は第3図に示したチョツパ装置の具体的電気回路図、第6図はその動作説明用信号波形図、第7図は本発明の他の実施例に係るチョツパ装置のブロック図、第8図はその具体的電気回路図である。

1……交流電源、2……整流器、4……チョツパ回路、5……直流電動機、7……速度検出器、8……パルス巾回路、9……速度設定回路、10……比較器、11……位相固定発振器、12……発振器、13……分周回路、14……電圧位相検出器、15……波形整形回路

図1

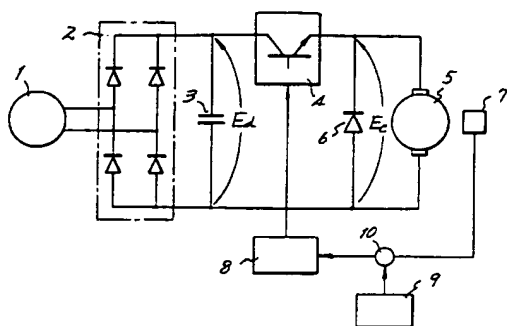


図3

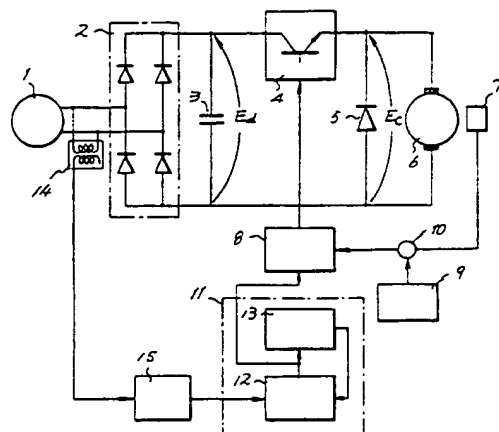


図2

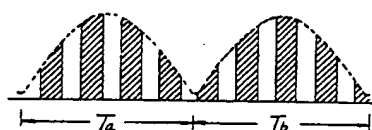


図4



図5

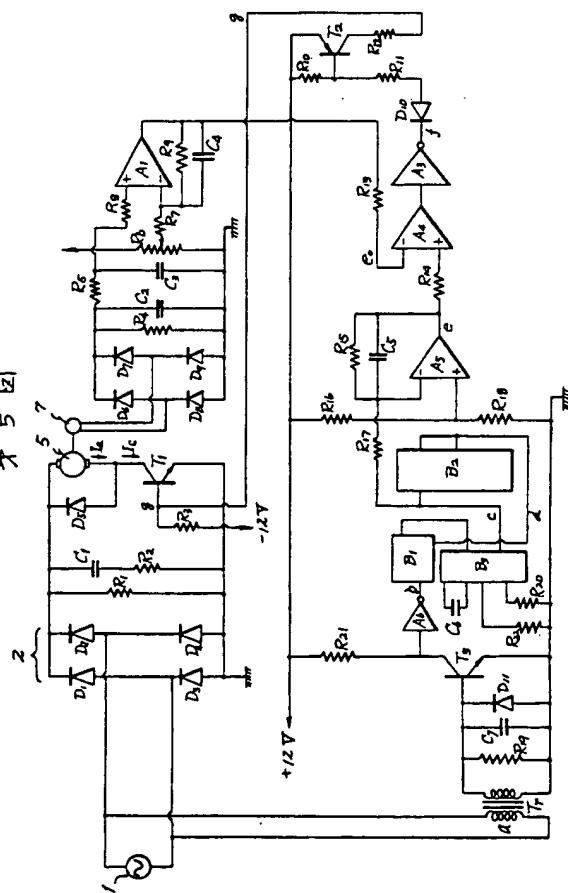


図6

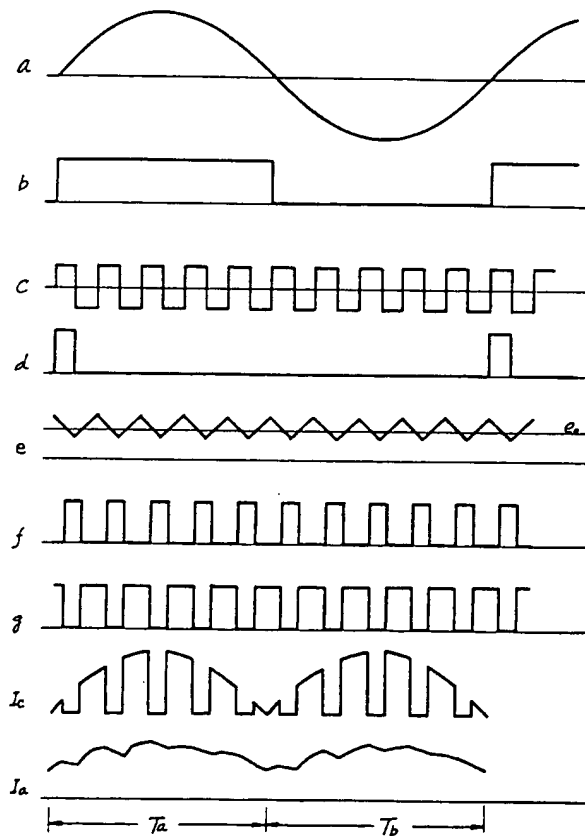


図 7

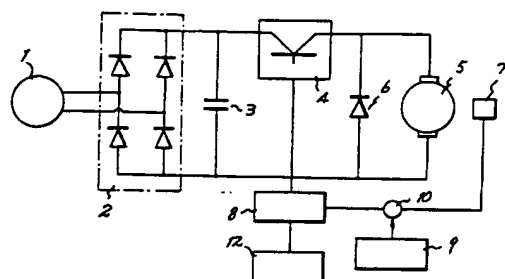


図 8

